

(19) 日本国特許庁 (J P)

(12) 公開実用新案公報 (U)

(11) 実用新案出願公開番号

実開平4-120935

(43) 公開日 平成4年(1992)10月29日

| (51) Int.Cl. ³ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|---------------------------|--------|---------|---------|--------|
| G 0 2 F | 1/1343 | 9018-2K | | |
| | 1/133 | 5 5 0 | 7820-2K | |
| G 0 9 F | 9/30 | 3 3 8 | 7926-5G | |
| | 9/35 | 3 0 7 | 7926-5G | |
| G 0 9 G | 3/36 | 7926-5G | | |

審査請求 未請求 請求項の数2(全 3 頁)

(21) 出願番号 実願平3-25501

(22) 出願日 平成3年(1991)4月16日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 考案者 古谷 博司

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(72) 考案者 高橋 敦

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(72) 考案者 菅野 松雅

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(74) 代理人 弁理士 前田 実

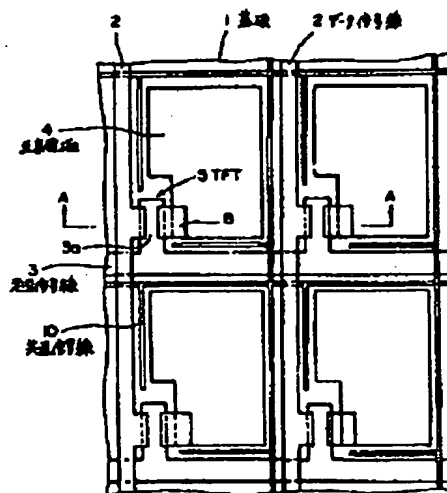
最終頁に続く

(54) 【考案の名称】 アクティブマトリクス型液晶表示装置

(57) 【要約】

【目的】 アクティブマトリクス型液晶表示装置の画質を向上させる。

【構成】 基板1上であって、データ信号線2と画素電極4との間、又は、走査信号線3と画素電極4との間の少なくともいずれか一方に、共通信号線10を備えている。こうすることにより、データ信号線2と画素電極4との間、又は、走査信号線3と画素電極4との間のクロストークの影響を小さくでき、画素電極4の電圧保持特性の劣化を防止できる。



実施例の要約を示す平面図

(2)

実開平4-120935

【実用新案登録請求の範囲】

【請求項1】 第一の基板と、上記第一の基板上に互いに平行に配置された複数本のデータ信号線と、上記第一の基板上に互いに平行に配置され、かつ、上記データ信号線に直交する方向に延びる複数本の走査信号線と、上記第一の基板上であって、交差する上記データ信号線と上記走査信号線との間に配置された画素電極と、上記第一の基板に対向配置された第二の基板と、上記第二の基板上に上記画素電極に向かい合ふよう配置された共通電極と、上記第一及び第二の基板間に封入された液晶と、を有するアクティブマトリクス型液晶表示装置において、上記第一の基板上であって、上記データ信号線と上記画素電極との間、及び／又は、上記走査信号線と上記画素電極との間に、共通信号線を備えたことを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】 上記共通信号線と上記共通電極とに等しい電圧を印加する回路をさらに備えたことを特徴とする

請求項1記載のアクティブマトリクス型液晶表示装置。

【図面の簡単な説明】

【図1】 本考案に係るアクティブマトリクス型液晶表示装置の一実施例の要部を示す平面図である。

【図2】 従来のアクティブマトリクス型液晶表示装置の一方の基板の一部を示す平面図である。

【図3】 従来の装置の等価回路図である。

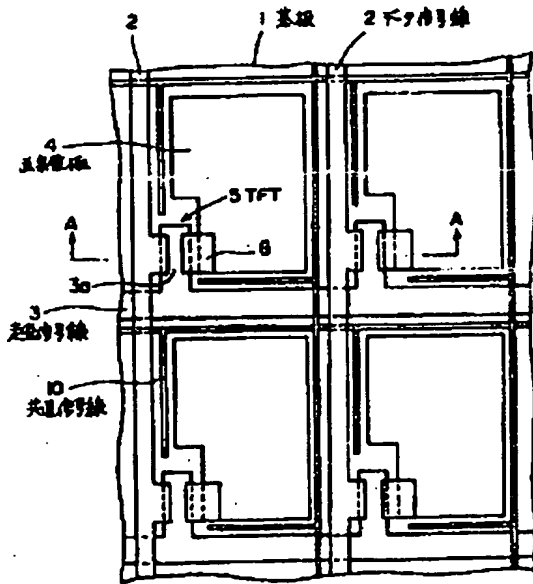
【図4】 従来の装置の動作波形図である。

【図5】 図1のA-A線断面図である。

【符号の説明】

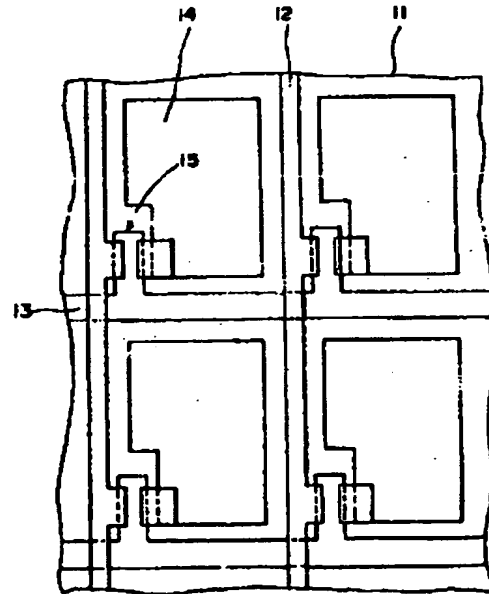
- 1 背面基板（第一の基板）
- 2 データ信号線
- 3 走査信号線
- 4 画素電極
- 5 薄膜トランジスタ（TFT）
- 10 共通信号線

【図1】



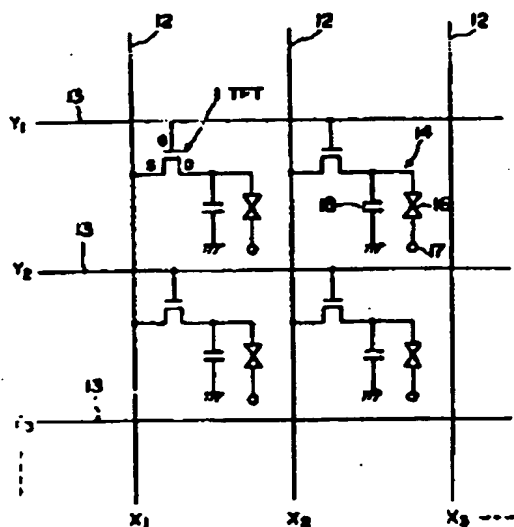
実施例の要部を示す平面図

【図2】



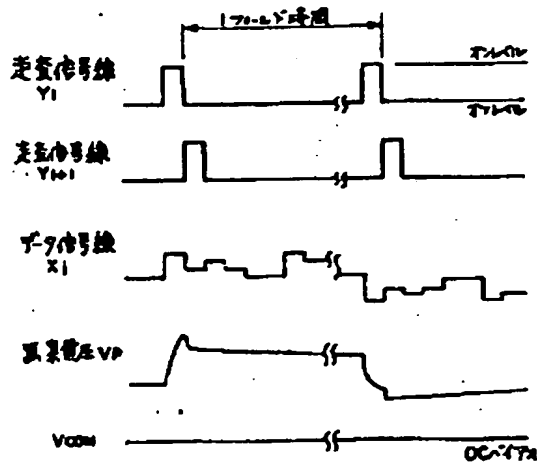
従来例の要部を示す平面図

【図3】



従来例の等価回路図

【図4】



従来例の動作波形図

【図5】

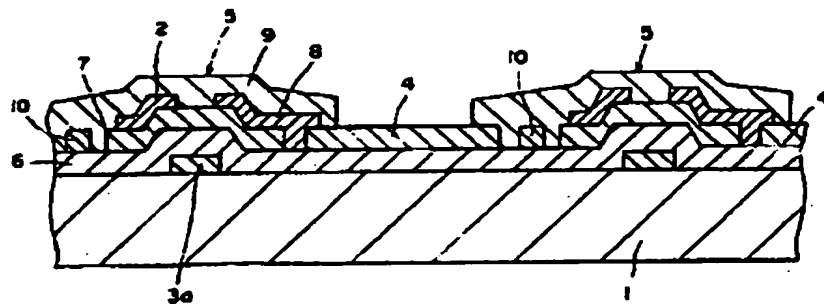


図1のA-A線断面図

フロントページの続き

(72) 考案者 遠山 広
 東京都港区虎ノ門1丁目7番12号 沖電気
 工業株式会社内

【考案の詳細な説明】

【0001】

【産業上の利用分野】

本考案は、アクティブマトリクス型液晶表示装置の画質の改善に関するものである。

【0002】

【従来の技術】

図2は、従来のアクティブマトリクス型液晶表示装置の一方の基板（画素電極側の基板）の一部を示す平面図である。

【0003】

同図に示されるように、従来の装置は、背面基板11に、互いに平行な複数本のデータ信号線12と、データ信号線に直交する方向に延びる複数本の走査信号線13と、交差するデータ信号線12と走査信号線13との間に配置された画素電極14と、この画素電極14をデータ信号線12とつなく薄膜トランジスタ（TFT）15とを備えている。

【0004】

また、図2には示されていないが、この装置は、基板11に対向配置された前面基板と、この前面基板上に配置された共通電極と、前面基板と背面基板11と間に封入された液晶とを備えている。

【0005】

図3は上記従来の装置の等価回路図であり、図4はその動作波形図である。

【0006】

図3において、 X_j ($j=1, 2, \dots, m$) はデータ信号線12を示し、 Y_i ($i=1, 2, \dots, n$) は走査信号線13を示す。また、16は液晶、17は共通電極、18は蓄積容量を示す。

【0007】

そして、図4に示されるように、走査信号線 Y_i には、パルスが走査信号線 Y_1, Y_2, \dots の順に印加され、データ信号線 X_j にはデータ信号が印加される。走査信号線 Y_i により制御され、データ信号線 X_j からのデータ信号を画素電極

に印加するTFTを、 $TFT(Y_i, X_j)$ と表記し、 $TFT(Y_i, X_j)$ に接続された画素電極を、画素電極 (Y_i, X_j) と表記すると、画素電極 (Y_i, X_j) には、走査信号線 Y_i がオンレベルになったときにデータ信号線 X_j から信号電圧が書き込まれる。この書き込まれた画素電圧 V_p は1フィールド時間保持される。

【0008】

尚、 V_{com} は共通電極に印加されるDCバイアス電圧である。

【0009】

【考案が解決しようとする課題】

しかしながら、上記従来の装置では、画素電極14が走査信号線13とデータ信号線12とに囲まれた構造となっているので、画素電極14と、走査信号線13及びデータ信号線12との間で、容量結合が発生し、この容量結合によるクロストークにより画素電極14の電圧保持特性が劣化し、画質が低下するという問題があった。

【0010】

また、電圧保持特性を維持するため、画素電極の面積を小さくしたり、信号蓄積容量を追加することも考えられるが、開口率が低下したり、製造工程が複雑になる等の問題があった。

【0011】

そこで、本考案は上記課題を解決するためになされたものであり、その目的とするところは、画質の良いアクティブマトリクス型液晶表示装置を提供することにある。

【0012】

【課題を解決するための手段】

本考案に係るアクティブマトリクス型液晶表示装置は、第一の基板と、上記第一の基板上に互いに平行に配置された複数本のデータ信号線と、上記第一の基板上に互いに平行に配置され、かつ、上記データ信号線に直交する方向に延びる複数本の走査信号線と、上記第一の基板上であって、交差する上記データ信号線と上記走査信号線との間に配置された画素電極と、上記第一の基板に対向配置され

た第二の基板と、上記第二の基板上に上記画素電極に向かい合よう配置された共通電極と、上記第一及び第二の基板間に封入された液晶と、有するアクティブマトリクス型液晶表示装置において、上記第一の基板上であって、上記データ信号線と上記画素電極との間、及び／又は、上記走査信号線と上記画素電極との間に、共通信号線を備えたことを特徴としている。

【0013】

【作用】

本考案は、第一の基板上であって、データ信号線と画素電極との間、又は、走査信号線と画素電極との間の少なくともいずれか一方に、共通信号線を備えている。こうすることにより、データ信号線と画素電極との間、又は、走査信号線と画素電極との間のクロストークの影響を小さくし、画素電極の電圧保持特性が劣化しないようにしている。

【0014】

【実施例】

図1は、本考案に係るアクティブマトリクス型液晶表示装置の一実施例の要部を示す平面図であり、図5は、図1のA-A線断面図である。

【0015】

図1に示されるように、本実施例のアクティブマトリクス型液晶表示装置には、には、背面基板（第一の基板）1と、この基板1上に互いに平行に配置された複数本のデータ信号線2と、基板1上に互いに平行に配置されていてデータ信号線2に直交する方向に延びる複数本の走査信号線3とが備えられている。

【0016】

また、基板1上には、互いに交差するデータ信号線2と走査信号線3との間に一つずつ、画素電極4が配置されている。従って、この画素電極4は、基板1全体としてはマトリクス状に配置されている。

【0017】

また、基板1上には、走査信号線3の走査パルス信号によりオン・オフする薄膜トランジスタ（TFT）5が形成されている。このTFT5は、図5に示されるように、基板1上に、ゲート電極3a、ゲート絶縁膜6、半導体層7、データ

信号線であるドレイン電極2、及び半導体層7と画素電極4とをつなぐソース電極8を順に積層させ、さらにその上に絶縁層9を形成した構成を持っている。

【0018】

さらに、本実施例の装置は、基板1上であって、データ信号線2と画素電極4との間、及び、走査信号線3と画素電極4との間に、共通信号線10を備えている。

【0019】

一方、図には示されていないが、本実施例の装置には、基板1に対向配置された前面基板（第二の基板）と、この前面基板上に形成されていて画素電極4と対向する共通電極と、この前面基板と背面基板1との間に封入された液晶とが備えられている。

【0020】

また、図には示されていないが、本実施例の共通信号線10には、前面基板の共通電極と同じDCバイアス電圧を印加する電源回路が接続されている。これは、共通信号線10のDCバイアス電圧によって、共通信号線10と共通電極との間の液晶に、電圧が印加されないようにするためである。

【0021】

以上述べたように、本実施例では、データ信号線2と画素電極4との間、及び、走査信号線3と画素電極4との間に、共通信号線10を備えているので、データ信号線2と画素電極4との間、又は、走査信号線3と画素電極4との間のクロストークの影響を小さくすることができ、画素電極4の電圧保持特性の劣化を防止できる。よって、本実施例によれば、画質の向上を図ることができる。

【0022】

尚、上記実施例においては、データ信号線2と画素電極4との間、及び、走査信号線3と画素電極4との間のいずれにも共通信号線10を備えた場合について説明したが、本考案はこれには限定されず、データ信号線2と画素電極4との間、又は、走査信号線3と画素電極4との間のいずれかに共通信号線を備えたてもよい。

【0023】

【考案の効果】

以上説明したように、本考案では、データ信号線と画素電極との間、及び／又は、走査信号線と画素電極との間に、共通信号線を備えているので、データ信号線と画素電極との間、又は、走査信号線と画素電極との間のクロストークの影響を小さくすることができ、画素電極の電圧保持特性の劣化を防止できる。よって、本考案によれば、画質の向上を図ることができる。